

This Page Is Inserted by IFW Operations  
and is not a part of the Official Record

## **BEST AVAILABLE IMAGES**

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

**IMAGES ARE BEST AVAILABLE COPY.**

**As rescanning documents *will not* correct images,  
please do not report the images to the  
Image Problem Mailbox.**

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平7-38170

(43) 公開日 平成7年(1995)2月7日

(51) Int.Cl. <sup>8</sup>	識別記号	片内整理番号	F I	技術表示箇所
H 0 1 L 41/22		9274-4M	H 0 1 L 41/ 22	Z

審査請求 未請求 請求項の数 1 F D (全 5 頁)

(21) 出願番号 特願平5-199231

(22) 出願日 平成5年(1993)7月16日

(71) 出願人 000006231

株式会社村田製作所

京都府長岡京市天神二丁目26番10号

(72) 発明者 浅野 敬史

京都府長岡京市天神二丁目26番10号 株式会社村田製作所内

(72) 発明者 中谷 宏

京都府長岡京市天神二丁目26番10号 株式会社村田製作所内

(72) 発明者 草野 雄一

京都府長岡京市天神二丁目26番10号 株式会社村田製作所内

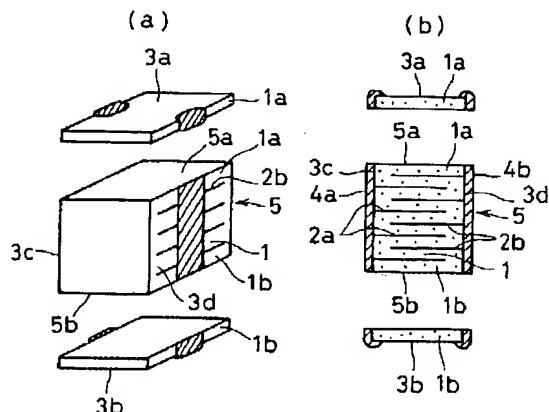
(74) 代理人 弁理士 西澤 均

(54) 【発明の名称】 積層型圧電体素子の製造方法

(57) 【要約】

【目的】 エッジ部に外部電極の盛り上がり部分（こぶ）がある積層型圧電体素子を用いた場合にも、接合の安定性に優れ、外力により破壊が生じたりすることがなく、信頼性の高い積層型圧電アクチュエータを得る。

【構成】 圧電体層1と内部電極2a、2bとの積層体3の側面3c、3dに外部電極4a、4bを形成した後、積層体3を所定の位置で内部電極2a、2bと平行に切断する。



## 【特許請求の範囲】

【請求項1】 複数の圧電体層と、圧電体層間に配設された内部電極と、内部電極が引き出された側面に形成された外部電極とを備えてなる積層型圧電体素子の製造方法において、

圧電体層と内部電極との積層体の側面に外部電極を形成した後、積層体を所定の位置で内部電極と平行に切断することを特徴とする積層型圧電体素子の製造方法。

## 【発明の詳細な説明】

## 【0001】

【産業上の利用分野】この発明は、積層型圧電体素子に関し、詳しくは、圧電体層間に配設された内部電極と導通する外部電極を、圧電体層と内部電極との積層体の側面に形成してなる積層型圧電体素子の製造方法に関する。

## 【0002】

【従来の技術及び発明が解決しようとする課題】圧電体を利用した積層型圧電アクチュエータとしては、例えば、図5(a)、(b)に示すように、複数の圧電体層51の間に部分電極構造を有する内部電極52を配設するとともに、圧電体層51と内部電極52からなる積層体53の、内部電極52が引き出された側面に、同一極の内部電極と導通する(すなわち、同一極の内部電極を並列に接続させる)外部電極54を配設してなる積層型圧電体素子55をケース(図示せず)に収納した構造の積層型圧電アクチュエータが提案されている。

【0003】なお、上記の積層型圧電体素子55においては、内部電極52は、図6に示すように、一層おきに逆側の側面の外部電極54(図5)と導通するように交互に逆側の端部に引き出されている。

【0004】また、外部電極54としては、内部電極52との導通の確実性を考慮して厚膜電極が用いられている。

【0005】ところで、上記従来の積層型圧電体素子55においては、圧電体層51の厚みが通常200 $\mu$ m以下と薄いため、図5(a)、(b)に示すように、積層型圧電体素子55の側面に外部電極54を形成(塗布)する際に、積層体53の側面に引き出された最上層及び最下層の内部電極52と外部電極54を確実に接続させるために、外部電極54の上端部54a及び下端部54bを、積層体53の角部(エッジ部)からその上・下面にまで回り込ませている。

【0006】そのため、積層体53の上・下面にまで回り込んだ外部電極54の上・下端部54a、54bが、積層型圧電体素子55をケース(図示せず)内に組み込む際の障害になるという問題点がある。また、積層型圧電体素子55の上・下面の平坦性が損われるため、例えば、複数の積層型圧電体素子55を積み重ねて積層型圧電アクチュエータを構成する場合に、積重ね(接合)状態が不安定になり、確実に固定することができな

かったり、積層型圧電アクチュエータとして使用した場合に、外力によって破壊が生じたりするというような問題点がある。

【0007】一方、上記の問題点を解消するために、積層体53の上・下面をラップすることにより、積層体53の上・下面にまで回り込んだ外部電極54の上・下端部54a、54bを除去する方法もあるが、ラップ工程で積層体53に割れや欠けが発生するという問題点がある。

10 【0008】また、図5(b)に示すように、上・下面に回り込んだ外部電極54の上・下端部54a、54bの厚み(高さ)が左右で異なるような場合には、ラップすることにより、積層体53の上・下面が、図7に示すように斜めになり、積層体53の形状が直方体ではなくなるため、所定の特性が得られなくなるという問題点がある。

【0009】そこで、図8に示すように、積層体53の最上層の内部電極52aより上側の圧電体部分(圧電体層)51aと、最下層の内部電極52bより下側の圧電体部分51bの厚みを大きくする(すなわち、上・下面に、厚みが大きく、かつ、内部電極が形成されていないダミー層(圧電体層)51a、51bを設ける)ことにより、外部電極54が積層体53の上・下面に回り込むことを阻止するようにした積層型圧電体素子55が提案されている。

【0010】しかし、この積層型圧電体素子55(図8)においては、ダミー層51a、51bの厚みが大きいことから、所定の変位を得るために必要な素子厚み(高さ)がその分だけ厚く(高く)なるという問題点がある。

30 【0011】この発明は、上記問題点を解決するものであり、素子厚みを特に大きくしたり、ラップ工程を設けたりすることなく、上・下面の平坦性を確保することが可能な積層型圧電体素子の製造方法を提供することを目的とする。

## 【0012】

【課題を解決するための手段】上記目的を達成するために、この発明の積層型圧電体素子の製造方法は、複数の圧電体層と、圧電体層間に配設された内部電極と、内部電極が引き出された側面に形成された外部電極とを備えてなる積層型圧電体素子の製造方法において、圧電体層と内部電極との積層体の側面に外部電極を形成した後、積層体を所定の位置で内部電極と平行に切断することを特徴とする。

## 【0013】

【作用】圧電体層と内部電極との積層体の側面に外部電極を形成した後、積層体を所定の位置で、内部電極と平行に切断することにより、積層体の上・下面側の外部電極が付着した部分が除去され、新たに平坦な上・下面が形成される。したがって、製造工程で、外部電極が積層

体の上・下面にまで回り込んで形成されるような場合にも、最終的に、上・下面が平坦な積層型圧電体素子を確実に製造することが可能になる。

【0014】

【実施例】以下、この発明の実施例を図に基づいて説明する。図1、図2はこの実施例にかかる積層型圧電体素子の製造方法を示す図、図3はこの発明の一実施例にかかる積層型圧電体素子の製造方法により製造された積層型圧電体素子を示す図である。

【0015】この実施例の積層型圧電体素子の製造方法においては、まず、圧電体層（グリーンシート）を製造するために、原料を秤量し、粉碎してバインダとともに混合し、脱泡した後、シート状に成形して所定の形状に打抜く。それから、これに内部電極を印刷する。

【0016】そして、内部電極が印刷された圧電体層を積層圧着し、脱脂した後、本焼成を行い、焼成ユニット（積層体ユニット）を得る。

【0017】次に、これを所定の形状（すなわち積層型圧電体素子の形状）にカットし、図1（a）、（b）に示すような、複数の圧電体層1の間に内部電極2a、2bが配設され、一層おきに逆側の側面3c、3dに引き出された積層体3を得る。

【0018】それから、図2（a）、（b）に示すように、積層体3の側面3c、3dに、導電ペーストを塗布する方法やディッピングなどの方法により、外部電極4a、4bを形成する。このとき、外部電極4a、4bの一部は、積層体3の上・下面3a、3bにまで回り込む。

【0019】次に、図2（b）の線Aの位置で、積層体3の最上層の圧電体層1a及び最下層の圧電体層1bを内部電極2a、2bに平行に切断することにより、図3（a）、図3（b）に示すように、上・下面5a、5bが平坦な積層型圧電体素子5を得ることができる。

【0020】上述のように、この実施例の製造方法によれば、積層体3の側面3c、3dに外部電極4a、4bを形成した後、積層体3を、所定の位置（線Aで示す位置）で、内部電極2a、2bと平行に切断することにより、外部電極4a、4bが付着した積層体3の上・下面側の部分が除去されるため、外部電極4a、4bを積層体3の側面3c、3dに形成する工程で、外部電極4a、4bが積層体3の上・下面に回り込んでいる場合にも、その部分を除去して、新たに平坦な上・下面5a、5bを確実に形成することが可能になる。

【0021】なお、積層体を構成する最上層と最下層の厚みを大きく構成して切断しるを確保し、積層体の側面に外部電極を形成した後、最上層と最下層の切断しるの部分切断、除去することにより、積層体の上・下面側の外部電極が付着した部分を確実に除去して、所定の形状、寸法を有し、かつ、上・下面が平坦な積層型圧電体素子を確実に製造することが可能になる。

【0022】また、この発明の積層型圧電体素子の製造方法において、積層体を切断する位置は、最上層及び最下層の圧電体層に限られるものではなく、図4に示すように、積層体3の、内部電極2a、2bが配設されている中央部の所定の位置（図4（a）において線Bで示す位置）で切断することにより上・下面5a、5bが平坦な積層型圧電体素子5（図4（b））を得るように構成することも可能である。

【0023】さらに、この発明の製造方法は、2つの位置で積層体を内部電極に平行に切断して、その上・下面を平坦にする場合に限らず、一つの位置だけで切断することにより、上・下面の一方側だけを平坦にする場合にも適用することが可能である。

【0024】なお、この発明は、さらにその他の点においても上記実施例に限定されるものではなく、圧電体層を構成する材料の種類や組成、圧電体層及び内部電極の層数、内部電極や外部電極の構成材料及びその形成方法などに関し、発明の要旨の範囲内において、種々の応用、変形を加えることが可能である。

【0025】

【発明の効果】上述のように、この発明の積層型圧電体素子の製造方法は、圧電体層と内部電極との積層体の側面に外部電極を形成した後、積層体を、所定の位置で内部電極と平行に切断するようにしているので、製造工程で外部電極が積層体の上・下面にまで回り込むような場合にも、最終的に、上・下面が平坦な積層型圧電体素子を確実に製造することが可能になる。

【0026】また、この発明の積層型圧電体素子の製造方法によれば、上・下面を平坦にするためにラップ工程などを設ける必要がなくなるため、ラップ工程などにおける割れや欠けの発生を防止することができる。

【0027】さらに、この発明の積層型圧電体素子の製造方法によれば、積層体の不要な部分を切断除去することができるため、形成される積層型圧電体素子の厚み（高さ）をその分だけ小さくすることが可能になる。

【図面の簡単な説明】

【図1】この発明の一実施例にかかる積層型圧電体素子の製造方法の一工程において、形成された積層体を示す図であり、（a）は斜視図、（b）は内部電極のパターンを示す分解斜視図である。

【図2】この発明の一実施例にかかる積層型圧電体素子の製造方法の一工程において、積層体の側面に外部電極を形成した状態を示す図であり、（a）は斜視図、（b）は断面図である。

【図3】この発明の一実施例にかかる積層型圧電体素子の製造方法により製造された積層型圧電体素子を示す図であり、（a）は斜視図、（b）は断面図である。

【図4】この発明の他の実施例にかかる積層型圧電体素子の製造方法を示す図であり、（a）は切断前の状態を示す断面図、（b）は切断後の状態を示す断面図であ

る。

【図5】従来の積層型圧電体素子を示す図であり、  
(a)は斜視図、(b)は断面図である。

【図6】従来の積層型圧電体素子の内部電極のパターン  
を示す分解斜視図である。

【図7】上・下面をラップした従来の積層型圧電体素子  
を示す断面図である。

【図8】上・下面に厚みの大きいダミー層（圧電体層）  
を設けた従来の積層型圧電体素子を示す断面図である。

【符号の説明】

1

圧電体層

1 a

1 b

2 a, 2 b

3

3 a, 3 b

3 c, 3 d

4 a, 4 b

5

5 a, 5 b

10 下面

最上層の圧電体層

最下層の圧電体層

内部電極

積層体

積層体の上・下面

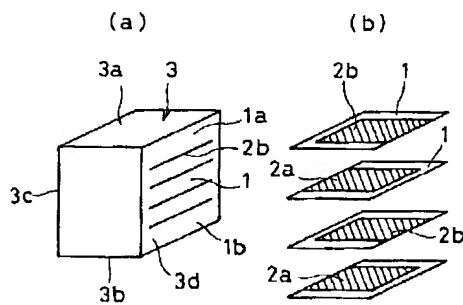
積層体の側面

外部電極

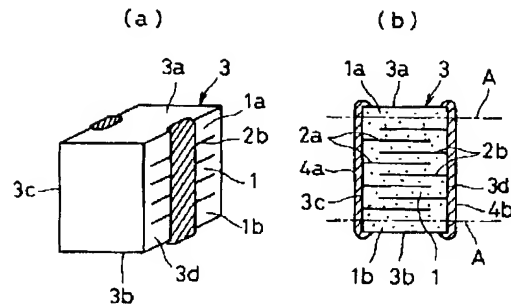
積層型圧電体素子

積層型圧電体素子の上・

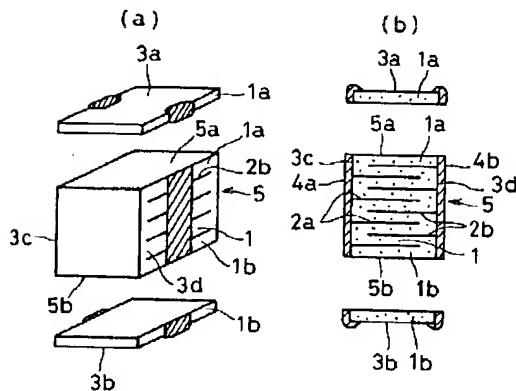
【図1】



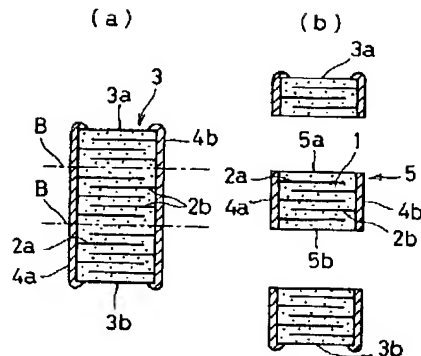
【図2】



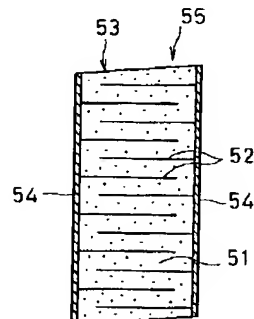
【図3】



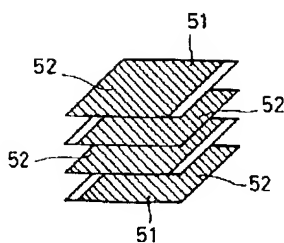
【図4】



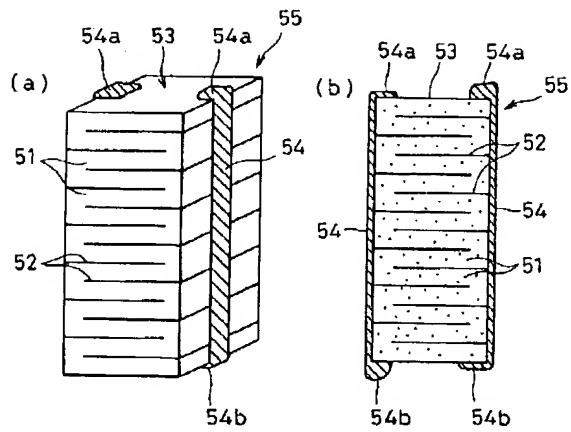
【図7】



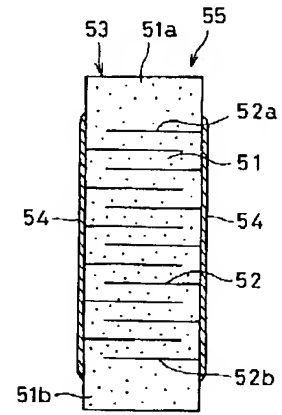
【図6】



【図5】



【図8】



PAT-NO: JP407038170A

DOCUMENT-IDENTIFIER: JP 07038170 A

TITLE: MANUFACTURE OF LAYER-BUILT  
PIEZO-ELECTRIC DEVICE

PUBN-DATE: February 7, 1995

INVENTOR-INFORMATION:

NAME

ASANO, TAKASHI

NAKATANI, HIROSHI

KUSANO, YUICHI

ASSIGNEE-INFORMATION:

NAME

MURATA MFG CO LTD

COUNTRY

N/A

APPL-NO: JP05199231

APPL-DATE: July 16, 1993

INT-CL (IPC): H01L041/22

ABSTRACT:

PURPOSE: To obtain a layer-built piezo-electric actuator which will not break down by an external force, excelling in junction stability even when layer-built piezo-electric devices having nodes of external electrodes in edges are used.

CONSTITUTION: After external electrodes 4a and 4b are formed on sides 3c and 3d of a layer-built material of a piezo-electric layer 1 and internal electrodes 2a and 2b, the layer-built material is sliced at preset positions in

parallel to the internal electrodes 2a and 2b.

COPYRIGHT: (C)1995,JPO